

**This Page Is Inserted by IFW Operations  
and is not a part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- **BLACK BORDERS**
- **TEXT CUT OFF AT TOP, BOTTOM OR SIDES**
- **FADED TEXT**
- **ILLEGIBLE TEXT**
- **SKEWED/SLANTED IMAGES**
- **COLORED PHOTOS**
- **BLACK OR VERY BLACK AND WHITE DARK PHOTOS**
- **GRAY SCALE DOCUMENTS**

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-269876  
 (43)Date of publication of application : 14.10.1997

(51)Int.CI.

G06F 3/12  
B41J 21/00

(21)Application number : 08-078929  
 (22)Date of filing : 01.04.1996

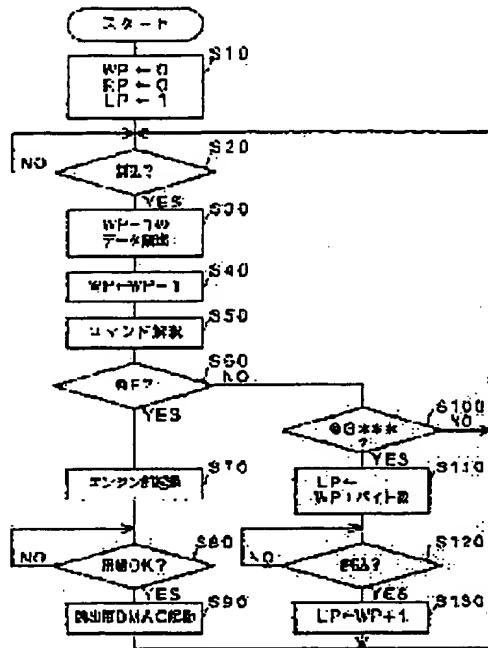
(71)Applicant : BROTHER IND LTD  
 (72)Inventor : KADOTA MASATOSHI  
 OHARA KIYOTAKA  
 UBUKAWA HISAKI

## (54) HOST BASE PRINTER SYSTEM AND DATA TRANSMISSION AND RECEPTION METHOD FOR IT

## (57)Abstract:

PROBLEM TO BE SOLVED: To realize a host base printer system in an ECP mode capable of printing at a high speed.

SOLUTION: Initialization to write pointer WP=0, read pointer PR=0 and limit pointer LP=1 is executed to allow a DMA controller for writing to write data for one byte in RAM (S10). At the time of writing data for one byte, WP becomes equal to LP to generate interruption to read out data of WP-1 to make WP-WP-1 to execute command interpretation (S20 to S50). When a number of data setting command is received, LP←(WP + the number of data) is made and when an interruption signal enters, LP←WP+1 is made and S20 is started again (S100 to S130). Command data in data transmitted in the ECP mode is substantially deleted from RAM by substitute by those processings and a state where only picture data is written is made.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-269876

(43)公開日 平成9年(1997)10月14日

(51)Int.Cl.<sup>6</sup>  
G 0 6 F 3/12  
B 4 1 J 21/00

識別記号 庁内整理番号  
F I  
G 0 6 F 3/12  
B 4 1 J 21/00

F I  
G 0 6 F 3/12  
B 4 1 J 21/00

技術表示箇所  
A  
B  
Z

審査請求 未請求 請求項の数11 OL (全15頁)

(21)出願番号 特願平8-78929  
(22)出願日 平成8年(1996)4月1日

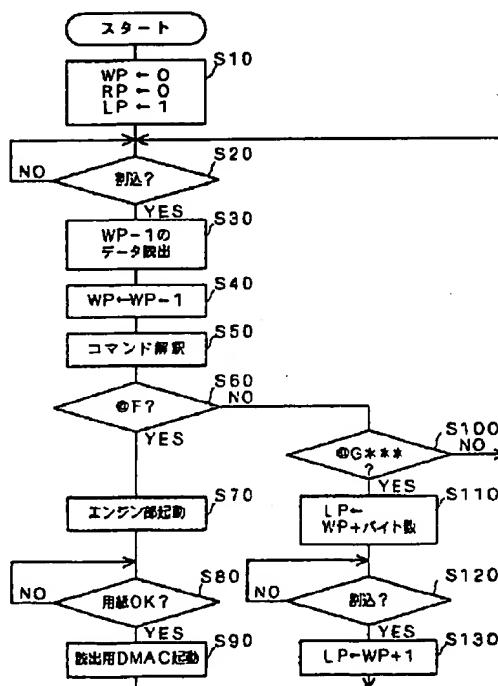
(71)出願人 000005267  
プラザー工業株式会社  
愛知県名古屋市瑞穂区苗代町15番1号  
(72)発明者 門田 政敏  
愛知県名古屋市瑞穂区苗代町15番1号 プ  
ラザー工業株式会社内  
(72)発明者 大原 清孝  
愛知県名古屋市瑞穂区苗代町15番1号 プ  
ラザー工業株式会社内  
(72)発明者 生川 寿樹  
愛知県名古屋市瑞穂区苗代町15番1号 プ  
ラザー工業株式会社内  
(74)代理人 弁理士 足立 勉

(54)【発明の名称】 ホストベースプリンタシステム及びそのためのデータ送受信方法

(57)【要約】

【課題】 より高速で印刷を行うことができるECPモードにおいてホストベースプリンタシステムを実現する。

【解決手段】 ライトポインタWP=0, リードポインタRP=0, リミットポインタLP=1に初期化し、書込用DMAコントローラ34をRAM33へ1バイトだけデータを書き込むことができるようとする(S10)。1バイト分のデータを書き込むとWP=LPとなって割り込みが発生し、WP-1のデータを読み出し、WP←WP-1とし、コマンド解釈を実行する(S20～S50)。データ数設定コマンドが受信されたら、LP←(WP+データ数)とし、割り込み信号が入ったらLP←WP+1としてS20へ戻る(S100～S130)。以上の処理により、ECPモードで送信されてきたデータの中のコマンドデータは上書きによってRAM33から実質的に削除され、画像データだけが書き込まれた状態となる。



## 【特許請求の範囲】

【請求項1】 ホスト側で予め印刷用の画像データを形成し、該画像データ及び印刷用のコマンドデータをプリンタに出力して印刷を行う様にしたホストベースプリンタシステムにおいて、

少なくとも前記画像データの送受信を、IEEE1284規格のECPモード又はEPPモードにおけるシェイクハンド方式で実施するデータ送受信手段を備え、

プリンタ側に、前記画像データを受信して受信バッファへ書き込む書込用DMAコントローラと、印刷実行のために前記受信バッファから画像データを読み出す読出用DMAコントローラとを備え、

前記受信バッファへは、1頁分の画像データの間にコマンドデータを介在させないようにデータを蓄積させる画像データ蓄積手段を備えることを特徴とするホストベースプリンタシステム。

【請求項2】 請求項1記載のホストベースプリンタシステムにおいて、前記画像データ蓄積手段は、前記コマンドデータと画像データとを区別し、画像データと画像データの間にあるコマンドデータを受信バッファ内に残さない様に受信バッファへデータを蓄積させる手段として構成されることを特徴とするホストベースプリンタシステム。

【請求項3】 請求項2記載のホストベースプリンタシステムにおいて、

前記データ送受信手段を、印刷用のコマンドデータ及び画像データの送受信をIEEE1284規格のECPモード又はEPPモードのシェイクハンド方式で行う手段として構成すると共に、

前記プリンタ側に、

前記書込用DMAコントローラの受信状態を、1バイト分のデータを受信したら一旦停止する1バイト受信状態と連続的にデータを受信する連続受信状態とで切り換える受信状態切換手段と、

前記1バイト受信状態にあるときに前記書込用DMAコントローラが受信バッファに書き込んだデータを読み出して解釈し、該解釈結果に基づいて、前記受信状態切換手段による受信状態の切換条件を設定する切換条件設定手段と、

連続受信状態で受信バッファ内にデータを書き込み始めるとき、1バイト受信状態で書き込まれたデータの上に上書きしていく上書き手段とを備えさせることで前記画像データ書込手段を構成することを特徴とするホストベースプリンタシステム。

【請求項4】 請求項3記載のホストベースプリンタシステムにおいて、

前記受信状態切換手段を、前記書込用DMAコントローラによるライトポインタの停止条件を与えるリミットポインタにより構成し、

前記切換条件設定手段を、前記リミットポインタに現在

10

20

30

30

40

50

のライトポインタの次のポインタを設定することで1バイト受信状態を設定し、該リミットポインタにコマンド解釈の結果判明した画像データのバイト数だけ先のポインタを設定することで連続受信状態を設定する手段として構成し、

前記上書き手段を、ライトポインタを戻すことによって前記上書きを行わせる手段として構成することを特徴とするホストベースプリンタシステム。

【請求項5】 請求項3記載のホストベースプリンタシステムにおいて、

前記受信状態切換手段を、前記書込用DMAコントローラによるライトポインタの移動量を与えるカウンタにより構成し、

前記切換条件設定手段を、前記カウンタにバイト数1を設定することで1バイト受信状態を設定し、該カウンタにコマンド解釈の結果判明した画像データのバイト数を設定することで連続受信状態を設定する手段として構成し、

前記上書き手段を、ライトポインタを戻すことによって前記上書きを行わせる手段として構成することを特徴とするホストベースプリンタシステム。

【請求項6】 請求項4又は5記載のホストベースプリンタシステムにおいて、前記ライトポインタは、1バイト受信状態において、前記切換条件設定手段がデータを読み出した後で直前の状態に戻されることを特徴とするホストベースプリンタシステム。

【請求項7】 請求項2記載のホストベースプリンタシステムにおいて、

前記データ送受信手段を、印刷用のコマンドデータ及び画像データの送受信をIEEE1284規格のECPモード又はEPPモードのシェイクハンド方式で行う手段として構成すると共に、

前記ホスト側に、前記コマンドデータを出力しているときと画像データを出力しているときとを識別するための識別信号出力手段を設け、

前記プリンタ側に、前記識別信号がコマンドデータの出力を意味している間は、書込用DMAコントローラを停止状態として自身でコマンドデータを受信して解釈し、前記識別信号が画像データの出力を意味している間は前記書込用DMAコントローラに画像データを受信させる中央処理装置を設けることで、

前記画像データ書込手段を構成することを特徴とするホストベースプリンタシステム。

【請求項8】 請求項2記載のホストベースプリンタシステムにおいて、

前記データ送受信手段を、画像データの送受信をIEEE1284規格のECPモード又はEPPモードのシェイクハンド方式で行い、コマンドデータの送受信をIEEE1284規格のコンパチブルモードのシェイクハンド方式で行う手段として構成すると共に、

前記プリンタ側に、前記コンパチブルモード下で送信されて来るコマンドデータは直接受信して解釈し、前記ECPモード又はEPPモードにおけるセットアップフェーズが完了した後ターミネーションフェーズが開始されるまでの間に送信されてくるデータの受信は前記書込用DMAコントローラに行わせる中央処理装置を設けることで、前記画像データ書込手段を構成することを特徴とするホストベースプリンタシステム。

【請求項9】ホスト側で予め印刷用の画像データを形成し、該画像データ及び印刷用のコマンドデータをプリンタに出力して印刷を行う様にしたホストベースプリンタシステムにおけるデータ送受信方法において、

印刷用のコマンドデータ及び画像データをIEEEE1284規格のECPモード又はEPPモードのシェークハンド方式で送受信することを特徴とするホストベースプリンタシステムにおけるデータ送受信方法。

【請求項10】ホスト側で予め印刷用の画像データを形成し、該画像データ及び印刷用のコマンドデータをプリンタに出力して印刷を行う様にしたホストベースプリンタシステムにおけるデータ送受信方法において、

印刷用のコマンドデータ及び画像データをIEEEE1284規格のECPモード又はEPPモードのシェークハンド方式で送受信すると共に、前記コマンドデータを出力しているときと画像データを出力しているときで反転する反転信号をホスト側から併せて出力することを特徴とするホストベースプリンタシステムにおけるデータ送受信方法。

【請求項11】ホスト側で予め印刷用の画像データを形成し、該画像データ及び印刷用のコマンドデータをプリンタに出力して印刷を行う様にしたホストベースプリンタシステムにおけるデータ送受信方法において、

画像データの送受信をIEEEE1284規格のECPモード又はEPPモードのシェークハンド方式で行い、コマンドデータの送受信をIEEEE1284規格のコンパチブルモードのシェークハンド方式で行うことを特徴とするホストベースプリンタシステムにおけるデータ送受信方法。

#### 【発明の詳細な説明】

##### 【0001】

【発明の属する技術分野】本発明は、ホスト側で予め画像データを形成し、該画像データ及びコマンドデータをプリンタに出力して印刷を行う様にしたホストベースプリンタシステムに関する。

##### 【0002】

【従来の技術】従来、パーソナルコンピュータ(パソコン)で作成した文書をプリンタで印刷する場合、ページ・ディスクリプション・ランゲージ(PDL)で表現された印刷データをパソコンから出力してプリンタ側のCPUでこれを画像データ(ビットマップデータあるいは

その圧縮データ等)に展開し、印刷を行う様に構成されたシステム(以下、「PDLシステム」という。)が知られている。

【0003】しかし、近年では、パソコンの高機能化が進につれ、グラフィックアクセラレータを搭載したパソコンが増えている。このため、このグラフィックアクセラレータを用いることにより、パソコン側でビットマップデータを高速に作成し、これを圧縮してプリンタに高速転送することにより、高速かつ低価格のプリンタが実現されている。このような印刷システムはホストベースプリンタシステムと呼ばれている。

【0004】このホストベースプリンタシステムでは、プリンタ側にDMA(ダイレクトメモリーアクセス)コントローラを採用して受信データを高速に受信バッファへ書き込むようにすることできらに高速化が図られている。ところで、印刷システムにおけるデータの送受信には、一般にセントロニクスインターフェースが採用され、セントロニクス規格に従ったシェークハンド方式でデータの転送が行われている。

【0005】このセントロニクスのシェークハンド方式では、まず、パソコンがデータを出力するとき、1バイト分のデータをセットすると共にストローブ信号を所定時間だけL<sub>o</sub>wにしてプリンタのCPUにデータがセットされていることを知らせる。このストローブ信号の立ち下がりとシェークハンドしてプリンタ側がビジー信号をH<sub>i</sub>ghとし、データ線からデータを読み込む。そして、データの読み込みが終ったらビジー信号をL<sub>o</sub>wに落とす。パソコン側は、このビジー信号の立ち下がりとシェークハンドして次のデータセット及びストローブ信号の変化を実行する。この様に、立ち下がり信号にだけシェークハンドする方式であるため、ストローブ信号をL<sub>o</sub>wにしておく時間は安全を見越して長めにとっておく必要があり、データ転送速度は、100Kbyte/sec程度にしかなっていない。

【0006】これに対し、セントロニクスインターフェースによるデータの双方向通信を可能にするために新たな規格としてIEEEE1284が定められた。このIEEEE1284規格におけるデータ転送方式には、セントロニクス方式と同じく立ち下がり信号にだけシェークハンドするコンパチブルモードと、立ち下がり信号と立ち上がり信号にシェークハンドするECPモードあるいはEPPモードが定められている。

【0007】ECPモードについて説明すると、まず、パソコンがデータを出力するとき、1バイト分のデータをセットしてストローブ信号をL<sub>o</sub>wにする。プリンタ側ではこのストローブ信号の立ち下がりを検知してデータを読み込み、データを読み込み終えたらペリフェラルアック信号をH<sub>i</sub>ghとする。パソコンは、このペリフェラルアック信号の立ち上がりとシェークハンドしてストローブ信号をH<sub>i</sub>ghに戻し、プリンタ側はこのスト

ロープ信号の立ち上がりとシェークハンドしてペリフェラルアック信号をL o wに戻す。すると、このペリフェラルアック信号の立ち下がりにシェークハンドして次のデータセット及びストローブ信号の反転が実行される。この様に、E C Pモードでは、信号の立ち下がりだけでなく立ち上がりともシェークハンドしているため、セントロニクス方式の様にストローブ信号を長めにする必要がなく、データ転送速度は驚異的に速くなり、2 M b y t e / s e c程度を実現可能となる。なお、E P Pモードでは、信号線の用い方がE C Pモードと異なるが内容的には同様のシェークハンド方式となっている。

【0008】このため、最近では、印刷システムにおいてこのE C Pモードを利用する事が検討されており、P D Lシステムでは問題なく適用できることが分かっている。

#### 【0009】

【発明が解決しようとする課題】ところが、ホストベースプリンタシステムではコマンドデータと画像データという性格の異なるデータが送られて来るため、DMAコントローラを用いて高速に受信バッファへ書き込むだけでは1頁分の画像データの間にコマンドデータが入ってしまう場合がある。これは、画像データがP D Lによるデータに比べてデータ量の大きいものとなるため、1頁分の画像データをいくつかに分けて出力するようにしないとパソコン側のメモリを圧迫する等の問題があるからである。また、1頁分の画像データが少ない場合、複数頁分のデータを一度に出力することもできるが、この際には頁と頁の間にコマンドデータが入ってしまう。

【0010】そして、ホストベースプリンタシステムでは、C P Uを介さずに読み出し用のDMAを用いて受信バッファから順番にデータを読み出して必要に応じて伸張した後にプリンタエンジン部へ出力する構成となるため、画像データの間にコマンドデータが挟まれていると、C P Uがコマンドデータを解釈できず正常な印刷ができなくなってしまうおそれがある。

【0011】そこで、本発明は、より高速で印刷を行うことができるE C Pモードにおいてホストベースプリンタシステムを実現することを目的とする。

#### 【0012】

【課題を解決するための手段、発明の実施の形態及び発明の効果】上記目的を達成するためになされた本発明のホストベースプリンタシステムは、ホスト側で予め印刷用の画像データを形成し、該画像データ及び印刷用のコマンドデータをプリンタに出力して印刷を行う様にしたホストベースプリンタシステムにおいて、少なくとも前記画像データの送受信を、I E E E 1 2 8 4規格のE C Pモード又はE P Pモードにおけるシェイクハンド方式で実施するデータ送受信手段を備え、プリンタ側に、前記画像データを受信して受信バッファへ書き込む書込用DMAコントローラと、印刷実行のために前記受信バッ

ファから画像データを読み出す読出用DMAコントローラとを備え、前記受信バッファへは、1頁分の画像データの間にコマンドデータを介在させないようにデータを蓄積させる画像データ蓄積手段を備えることを特徴とする。具体的には、前記画像データ蓄積手段は、前記コマンドデータと画像データとを区別し、画像データと画像データの間にあるコマンドデータを受信バッファ内に残さない様に受信バッファへデータを蓄積させる手段として構成するとよい。

【0013】この本発明のホストベースプリンタシステムによれば、画像データは必ずE C Pモード又はE P Pモードにおけるシェイクハンド方式で送信されるので、プリンタへと高速に出力される。こうして高速に転送される画像データは、書込用DMAコントローラを用いて受信バッファに高速に書き込むことができる。従って、データ転送によりシステムの印刷速度が律速されることがない。そして、本発明では、画像データ蓄積手段が、1頁分の画像データの間にコマンドデータを介在させないようにデータを蓄積するので、読出用DMAコントローラで次々とデータを読み出すだけでも、ここでも律速されない。そして、画像データ蓄積手段は、コマンドデータと画像データとを区別し、画像データと画像データの間にあるコマンドデータを受信バッファ内に残さない様に受信バッファへデータを蓄積するので、1頁分の画像データの間にコマンドデータが挟まれて残ってしまうということがなく、印刷不能に陥ることがない。

【0014】このようなホストベースプリンタシステムのさらに具体的な構成としては、前記データ送受信手段を、印刷用のコマンドデータ及び画像データの送受信を、I E E E 1 2 8 4規格のE C Pモード又はE P Pモードのシェイクハンド方式で行う手段として構成すると共に、前記プリンタ側に、前記書込用DMAコントローラの受信状態を、1バイト分のデータを受信したら一旦停止する1バイト受信状態と連続的にデータを受信する連続受信状態とで切り換える受信状態切換手段と、前記1バイト受信状態にあるときに前記書込用DMAコントローラが受信バッファに書き込んだデータを読み出して解釈し、該解釈結果に基づいて、前記受信状態切換手段による受信状態の切換条件を設定する切換条件設定手段と、連続受信状態で受信バッファ内にデータを書き込み始めると、1バイト受信状態で書き込まれたデータの上に上書きしていく上書き手段とを備えさせることで前記画像データ書込手段を構成することができる。

【0015】このシステムでは、コマンドデータも画像データもE C Pモード又はE P Pモードで送受信される。そして、コマンドデータも画像データも書込用DMAが受信バッファに書き込んでいくが、上書き手段によってコマンドデータには画像データが上書きされる。そのため、1頁分の画像データが複数に分けて出力されたような場合にも、画像データと画像データの間に挟まれ

て送信されて来るコマンドデータが邪魔することがない。また、1バイト受信状態と連続受信状態とを切り換えることで、ECPモード又はEPPモードの本来のメリットであるデータの高速転送を敢えて制限し、ホストベースプリンタ特有のデータ構成に対応している。具体的には、1バイト受信状態でコマンドデータを解釈し、このコマンドデータによって画像データのバイト数を把握して連続受信状態をどこまで続けるかを決めていくのである。

【0016】ここで、さらに具体的には、前記受信状態切換手段を、前記書込用DMAコントローラによるライトポインタの停止条件を与えるリミットポインタにより構成し、前記切換条件設定手段を、前記リミットポインタに現在のライトポインタの次のポインタを設定することで1バイト受信状態を設定し、該リミットポインタにコマンド解釈の結果判明した画像データのバイト数だけ先のポインタを設定することで連続受信状態を設定する手段として構成し、前記上書き手段を、ライトポインタを戻すことによって前記上書きを行わせる手段として構成することができる。

【0017】あるいは、前記受信状態切換手段を、前記書込用DMAコントローラによるライトポインタの移動量を与えるカウンタにより構成し、前記切換条件設定手段を、前記カウンタにバイト数1を設定することで1バイト受信状態を設定し、該カウンタにコマンド解釈の結果判明した画像データのバイト数を設定することで連続受信状態を設定する手段として構成し、前記上書き手段を、ライトポインタを戻すことによって前記上書きを行わせる手段として構成することができる。

【0018】これらのシステムでは、リミットポインタあるいはカウンタによって1バイト受信状態を実現すると共に、これらを用いて連続受信状態から1バイト受信状態へと再び復帰できるようにする。そして、上書き手段はライトポインタを戻してコマンドデータが残らないようにそこに画像データを上書きする。

【0019】なお、これらのホストベースプリンタシステムにおいて、前記ライトポインタは、1バイト受信状態において、前記切換条件設定手段がデータを読み出した後で直前の状態に戻されるようにしておくとよい。こうすることで、先頭のコマンドデータも受信バッファ中に残ることがなくなる。

【0020】また、他の具体的構成のホストベースプリンタシステムとしては、前記データ送受信手段を、印刷用のコマンドデータ及び画像データの送受信をIEEE1284規格のECPモード又はEPPモードのシェークハンド方式で行う手段として構成すると共に、前記ホスト側に、前記コマンドデータを出力しているときと画像データを出力しているときとを識別するための識別信号出力手段を設け、前記プリンタ側に、前記識別信号がコマンドデータの出力を意味している間は、書込用DM

Aコントローラを停止状態として自身でコマンドデータを受信して解釈し、前記識別信号が画像データの出力を意味している間は前記書込用DMAコントローラに画像データを受信させる中央処理装置を設けることで、前記画像データ書込手段を構成することができる。

【0021】このシステムでは、ホスト側のある信号によって、ECPモード又はEPPモードで送信されて来たデータがコマンドデータであるか画像データであるかを識別している。そして、コマンドデータは中央処理装置自身が直接受信するから受信バッファにはそもそも書き込まれることがなく、画像データのみが書込用DMAコントローラによって高速で書き込まれていくことになる。

【0022】また、他の具体的構成としては、前記データ送受信手段を、画像データの送受信をIEEE1284規格のECPモード又はEPPモードのシェークハンド方式で行い、コマンドデータの送受信をIEEE1284規格のコンパチブルモードのシェークハンド方式で行う手段として構成すると共に、前記プリンタ側に、前記コンパチブルモード下で送信されて来るコマンドデータは直接受信して解釈し、前記ECPモード又はEPPモードにおけるセットアップフェーズが完了した後タイミングネーションフェーズが開始されるまでの間に送信されてくるデータの受信は前記書込用DMAコントローラに行わせる中央処理装置を設けることで、前記画像データ書込手段を構成することとしてもよい。

【0023】この場合、コンパチブルモード下では中央処理装置がデータを受信してコマンドデータは受信バッファへ書き込まないようにし、ECPモード又はEPPモードにおいて書込用DMAコントローラが画像データだけ受信して受信バッファに書き込む。従って、1頁分の画像データが間にコマンドデータを挟む様なデータとしてホストから出力されても、受信バッファには画像データだけしか蓄積されないので、印刷不能になることがない。

【0024】これら本発明のホストベースプリンタシステムにおけるホストとプリンタの間でデータを取り扱う方法としては、①印刷用のコマンドデータ及び画像データをIEEE1284規格のECPモード又はEPPモードのシェークハンド方式で送受信するデータ送受信方法、②印刷用のコマンドデータ及び画像データをIEEE1284規格のECPモード又はEPPモードのシェークハンド方式で送受信すると共に、前記コマンドデータを出力しているときと画像データを出力しているときで反転する反転信号をホスト側から併せて出力するデータ送受信方法、または、③画像データの送受信をIEEE1284規格のECPモード又はEPPモードのシェークハンド方式で行い、コマンドデータの送受信をIEEE1284規格のコンパチブルモードのシェークハンド方式で行うデータ送受信方法のいずれかを採用すれば

よい。

【0025】

【実施例】以下、本発明の実施の形態を一層分かりやすくするため、いくつかの実施例を図面と共に説明する。なお、以下に説明する実施例は、いずれも IEEE 1284 規格による双方通信を実行するように構成されている。

【0026】図1に示す様に、第1実施例のプリンタシステム1は、印刷ホスト2と、レーザプリンタ3とで構成されている。印刷ホスト2とレーザプリンタ3とはパラレルデータ送受信用のセントロニクスケーブル4を介して電気的に接続されている。ホスト2は、ビットマップ化された画像データとコマンドデータとを出力して、いわゆるホストベースプリンタとして機能し得るように構成されている。プリンタ3は、レーザ光方式で印刷する印刷機構や用紙送り機構等のエンジン機構とコントロールユニットとを含むもので、エンジン機構自体は既存のレーザプリンタと同様であるので、その詳しい説明は省略する。

【0027】この実施例では、ホスト2は、プリンタ3に対して、図2(a)に示す様な構造の印刷データを出力するようになっている。即ち、印刷データは、先頭の5バイト分にデータ長などを与えるコマンドを配置し、その後に圧縮された画像データを配置し、以下、コマンド、画像データ、コマンド、画像データ、…という順番で1頁分のデータを配置し、最後に印刷実行を指令する2バイトのフォームフィードコマンドを配置してなる。そして、このコマンド及画像データは、いずれも、IEEE 1284 規格のECPモードで送信されるようになっている。具体的には、図2(b)に示す様に、ECPモードのフォワードフェーズ内でコマンドデータ及び画像データが共に送信されるようになっている。

【0028】コントロールユニット30は、図3に示す様に、制御の中枢となるCPU31と、制御プログラムを格納したROM32と、リングバッファとして機能するRAM33と、RAM33に対して直接アクセスすることのできる書込用DMAコントローラ34と、読出用DMAコントローラ35とを備えている。

【0029】書込用DMAコントローラ34は、セントロニクスインターフェースの受信部36と接続されており、ホスト2から受信したデータをRAM33へそのまま書き込む様になっている。書込用DMAコントローラ34は、コマンドデータと画像データとを区別せず、受信部36で受信したデータを、RAM33内の、ライトポインタ管理部37によって指示されるライトポインタWPのアドレスに書き込んでいく。そして、書込用DMAコントローラ34は、1バイト分のデータを書き込む毎に、ライトポインタ管理部37にインクリメント信号を出力する。

【0030】読出用DMAコントローラ35は、リード

ポインタ管理部38により指定されるリードポインタRPのアドレスに書かれているデータを1バイトずつ読み出し、リードポインタ管理部38へイクリメント信号を出力する。読み出したデータは、下流側に配置されるデコード39で伸張してからラインシフトバッファ40へ移し変えられ、レザダイオード等を備えたエンジン部41へ出力される。

【0031】ライトポインタWPとリードポインタRPは、第1のコンパレータ42へ入力される。この第1のコンパレータ42は、WP=RPのときにHighレベル信号を出力するように構成されている。ライトポインタWPは、さらに、この実施例の特徴であるリミットポインタ管理部43によって指定されるリミットポインタLPと共に、第2のコンパレータ44へ入力され、比較される。この第2のコンパレータ44は、WP=LPのときにHighレベル信号を出力するように構成されている。なお、リミットポインタ管理部43は、CPU31によってLPの値を設定される様になっている。また、第2のコンパレータ44は、読出用DMAコントローラ35に対しても出力を行っており、WP=RPとなったときに読出用DMAコントローラ35を停止させる役割を果たしている。一方、読出用DMAコントローラ35の起動は、CPU31によってなされるようになっている。

【0032】そして、第1、第2のコンパレータ42、44の出力はオア回路45に入力されている。このオア回路45の出力は、nPheriphAck信号(ペリフェラルアック信号、以下、単に「Ack」という)を発生するAck発生部46及び受信部36へ入力されている。Ack発生部46は、受信部36又はオア回路45からのいずれかからHighレベル信号が出力されるとホスト2に対してAckを発生し、ホスト2側のデータの出力状態をコントロールする役割を果たしている。

【0033】また、第1、第2のコンパレータ42、44の出力は、オア回路45とは別に、インバータ47へも入力されており、その反転信号がCPU31の割込端子に入力されるようになっている。CPU31は、割込信号がLowレベルになったとき、割り込み処理を実行する様に構成されている。

【0034】なお、CPU31は、RAM33からコマンドデータを読み出して処理するように構成されている。また、CPU31、ROM32及びRAM33以外の構成要素は、すべて単一のASICとして構成しておく。次に、実施例のCPU31による処理内容を説明する。

【0035】CPU31は、図4に示す様に、まず最初にライトポインタWP、リードポインタRP、リミットポインタLPを、それぞれWP=0、RP=0、LP=1に初期化する(S10)。これにより、書込用DMAコントローラ34は、RAM33へ1バイトだけデータ

を書き込むことができるようになる。RAM33に1バイト分のデータを書き込むと、WP=LPとなって割り込みが発生する。この割り込みの発生を受けて、CPU31は、WP-1のアドレスに書き込まれているデータを読み出し(S20, S30)、WP←WP-1とライトポインタをデクリメントし(S40)、先ほど読み出したデータのコマンド解釈を実行する(S50)。

【0036】このコマンド解釈の結果、フォームフィード「

【0037】F」が指示された場合は(S60=YES)、エンジン部41を起動し(S70)、エンジン部41のセンサによって用紙位置が確認されてから、読出用DMAコントローラ35へ起動指令を出力する(S80, S90)。

【0038】一方、フォームフィードが指示されていない場合には(S60=NO)、S50で解釈された結果、データ数設定コマンド「

【0039】G\*\*\* (\*\*は、3バイトで示されるデータ数)」が受信されたのか否かを判定する(S100)。データ数設定コマンド「

【0040】G\*\*\*」でなければ(S100=NO)、再びS20以下の処理を実行する。データ数設定コマンド「

【0041】G\*\*\*」であった場合は(S100=YES)、リミットポインタLPに現在のライトポインタWPの値にデータのバイト数を加えた値をセットし(S110)、以下、割り込み信号が入るまで待機する(S120)。そして、割り込み信号が入ったら、リミットポインタLPをそのときのライトポインタWPに1を加えた値にセットしてS20へ戻る(S130)。

【0042】以上の処理により、書込用DMAコントローラ34の動作は、次の様に制御されることとなる。書込用DMAコントローラ34は、最初は、S10によって1バイト分の受信が許可されているので、1バイト分のデータを受信する。すると、ライトポインタ管理部37へインクリメント信号が入力され、WP=LP=1となる。この結果、書込用DMAコントローラ34は停止する。また、第2のコンパレータにおいてHighレベル信号が出力される。このHighレベル信号はインバータで反転され、CPU31に割り込みが発生してS20が実行される。この結果、いま書き込んだばかりのデータが読み出され、コマンド解釈が行われる。この間、S30によってWPがデクリメントされるので、書込用DMAコントローラ34は再び動き出す。そして、先ほど読み込んだ1バイト分のデータの書き込まれているアドレスに次の1バイト分のデータが上書きされる。

【0043】こうして、画像データの前に配置されているデータ数設定コマンドを1バイトずつ書き込み、上書きしながらCPU31によるコマンド解釈が実行される。こうして、1バイト書き込み、上書きが繰り返され

てデータ数設定コマンドを解釈し終えると、次からは画像データであるから、データ数(\*\*\*)に対応する分のライトポインタWPが設定される。この結果、書込用DMAコントローラ34は、WP=LPとなるまでは、ECPモード特有のシェークハンド方式により、高速に画像データの受信とRAM33への書き込みとを実行することとなる。そして、WP=LPとなると、書込用DMAコントローラ34が停止すると共に割り込み信号が発生するので、再びCPU31が動き出し、リミットポインタLPを1バイトだけ受信可能な値にセットする。そして、S20以下と同様に、書込用DMAコントローラ34が1バイトのデータをRAM33に書き込むと、直ちにこれをCPU31が読み出してコマンド解釈を実行し、このデータの上に上書きするように次の1バイト分のデータがRAM33は書き込まれる。

【0044】例えば、今度もデータ数設定コマンドであった場合、S50=NO, S60=YESとなり、再び、コマンドデータに上書きするようにして画像データがRAM33へ書き込まれていく。そして、S50=YESとなるときには、RAM33には、1頁分の画像データが、間にコマンドデータを残すことなくRAM33内に書き込まれた状態となる。この結果、読出用DMAコントローラ35は、RAM33から順番に従って画像データを読み出して印刷を実行することができる。

【0045】次に、第2実施例を説明する。このプリンタシステムも全体的には、図1に示したのと同じである。しかし、プリンタのコントローラユニット130が若干異なる構成となっている。それは、図5に示す様に構成され、CPU131、ROM132、RAM133、書込用DMAコントローラ134、読出用DMAコントローラ135、受信部136、ライトポインタ管理部137、リードポインタ管理部138、デコーダ139、ラインシフトバッファ140及び第1のコンパレータ142が第1実施例と同様に備えられている。第2実施例特有の構成としては、リミットポインタに代えて、受信部136からのインクリメント信号を受けてカウントダウンするデータ数カウンタ151を備えるようにした点にある。このデータ数カウンタ151は、CPU131によってカウンタ値をセットされ、カウントダウンによってカウンタ値=0となったときにHighレベル信号を発生する様になっている。このデータ数カウンタ151の出力は、第1のコンパレータ142の出力と共に、オア回路145に入力され、受信部136及びAck発生部146へ入力されている。また、データ数カウンタ151の出力はインバータ147を介してCPU131の割込端子に入力されるようになっている。なお、この実施例でも、CPU、ROM、RAM以外の要素はASICで構成する。

【0046】次に、第2実施例のCPU131による処理内容を説明する。CPU131は、図6に示す様に、ま

ず最初にライトポインタWP、リードポインタRP及びカウンタCTを、それぞれWP=0、RP=0、CT=1に初期化する(S210)。これにより、書込用DMAコントローラ134は、RAM133へ1バイトだけデータを書き込むことができるようになる。RAM133に1バイト分のデータを書き込むと、CT=0となつて割り込みが発生する。この割り込みの発生を受けて、CPU131は、WP-1のアドレスに書き込まれているデータを読み出し、WP←WP-1とライトポインタをデクリメントし、先ほど読み出したデータのコマンド解釈を実行する(S220～S250)。

【0047】このコマンド解釈の結果、フォームフィード「

【0048】F」が指示された場合は(S260=YES)、エンジン部141を起動し、エンジン部141のセンサによって用紙位置が確認されてから、読出用DMAコントローラ135へ起動指令を出力する(S270～S290)。

【0049】一方、フォームフィードが指示されていない場合には、データ数設定コマンド「

【0050】G\*\*\*」が受信されたのか否かを判定する(S300)。データ数設定コマンドでなければ再びS220以下の処理を実行するが、データ数設定コマンドであった場合は、カウンタCTにコマンドにより指示されたデータのバイト数をセットし(S310)、以下、割り込み信号が入るまで待機する(S320)。そして、割り込み信号が入ったら、カウンタCTをバイト数1にセットしてS220へ戻る(S330)。

【0051】以上の処理により、書込用DMAコントローラ134は、第1実施例と同様の動作を行い、1頁分の画像データが間にコマンドデータを残すことなくRAM133内に書き込まれた状態となる。この結果、読出用DMAコントローラ135は、RAM133から順番に従つて画像データを読み出して印刷を実行することができる。

【0052】次に、第3実施例について説明する。第3実施例は、IEEE1284規格のコンパチブルモードとECPモードの両方を利用して印刷用のデータを送信する様に構成されるものである。まず、データの送信方法について説明する。

【0053】データの構造自体は、図2(a)と同じである。このデータが、図7に示す様に、コンパチブルモードの状態においてコマンドデータだけを送信し、ECPモードのネゴシエーションフェーズ及びセットアップフェーズが完了した後のフォワードフェーズで画像データを送信するようになっている。なお、IEEE1284規格では、1284Active信号がLowレベルの時にコンパチブルモードとなり、HighレベルのときにECPモードとなる。コンパチブルモードとECPモードの相違は、そのシェークハンドの仕方にある。具

体的には、従来技術の項で説明したので、それを参照されたい。

【0054】第3実施例のプリンタシステムは、図8に示す様に構成され、プリンタのコントロールユニット230は、CPU231、ROM232、RAM233、書込用DMAコントローラ234、読出用DMAコントローラ235、デコーダ235a及びラインシフトバッファ236を備えている。

【0055】この第3実施例では、CPU231もまたデータバス237を介してセントロニクスケーブル用のインターフェース238と接続されている。なお、CPU231とインターフェース238の間にはラッチ239が設けられている。また、CPU231及び書込用DMAコントローラ234にはストローブ信号線241が接続され、CPU231にはさらにその他の制御線242も接続されている。

【0056】次に、第3実施例のCPU231による処理内容を説明する。CPU231は、図9に示す様に、1バイトだけデータを受信してはコマンド解釈を実行し、データ数設定コマンド「

【0057】G\*\*\*」か否かを判断する(S410～S430)。なお、この間、書込用DMAコントローラ234にはCPU231からの停止信号が入力されているので(S405)、RAM233にはデータは書き込まれない。

【0058】データ数設定コマンドでない場合には、コマンド解釈結果に応じた処理を実行する(S440)。データ数設定コマンドである場合には、設定されているデータ数Nを記憶する(S450)。そして、CPU231は、その他の制御線242の内、1284Activeを出力している制御線の信号がHighレベルとなったか否かを判断し、Highレベルになるまで待機する(S460)。

【0059】1284ActiveがHighレベルになったら、ECPモードに入るためのネゴシエーション及びセットアップ処理を実行する(S470, S480)。これにより、ECPモードのフォワードフェーズとなる。こうしてフォワードフェーズとなつたら、書込用DMAコントローラ234に対して起動を指令すると共にラッチ239を解除する(S490)。この結果、以後送信されて来るデータは、すべて書込用DMAコントローラ234を介してRAM233に書き込まれることとなる。

【0060】そして、今度は、その他の制御線242の内、1284Activeを出力している制御線の信号がLowレベルとなったか否かを判断し、Lowレベルになるまで待機する(S500)。1284ActiveがLowレベルになつたら、書込用DMAコントローラ234に対して停止を指令すると共にラッチ239を許可する(S510)。この結果、以後送信されて来る

データは、RAM233に書き込まれることがなくなり、すべてCPU231にて受信されるようになる。

【0061】そして、この後、CPU231はECPモードからコンパチブルモードへ戻すためのターミネーションフェーズを実行する(S520)。そして、これまでに受信したデータのバイト数DNとS450で記憶しておいたNと一致しているか否かを判定し(S530)、一致していない場合はDN<Nであるか否かを判定する(S540)。S540でYESと判定されたら、S460へ戻る。しかし、S540でNOと判定された場合には、エラーを報知して処理を終了する(S550)。なお、DN=Nとなつた場合は、再びコンパチブルモードにおける1バイト受信状態に戻り、コマンド解釈を実行する。そして、次に再びデータ数設定コマンドがあれば、S450以下の処理を繰り返し、フォームフィードコマンドであれば、読出用DMAコントローラ235を起動して印刷を開始する。

【0062】こうして、この第3実施例においても、書込用DMAコントローラ234により、1頁分の画像データが間にコマンドデータを残すことなくRAM233内に書き込まれた状態となる。この結果、読出用DMAコントローラ235は、RAM233から順番に従って画像データを読み出して印刷を実行することができる。

【0063】次に、第4実施例について説明する。第4実施例は、IEEE1284規格のECPモードのフォワードフェーズ内で印刷用のコマンドデータ及び画像データを送信する様に構成されるものである。まず、データの送信方法について説明する。

【0064】データの構造自体は、図2(a)と同じである。このデータが、図10に示す様に、コマンドデータの場合にはHostAckをLowとし、画像データの場合にはHostAckをHighとするというルールに従って出力される。即ち、図11に示す様に、ホスト側は、出力しようとするデータがコマンドデータの場合は(S610=YES)、8ビットのデータラインにコマンドデータを出力すると共に、HostAckをLowレベルとし(S620, S630)、画像データである場合は(S610=NO)、データラインに画像データを出力すると共に、HostAckをHighレベルとする(S640, S650)。そして、その後、HostC1kをLowにしてプリンタ側にデータセット完了を知らせ(S660)、プリンタからPeriphAck=Highが返って来るのを待つ(S670)。そして、PeriphAck=Highとなつたら直ちにHostC1k=Highに戻すと共に、PeriphAck=Lowが返って来るのを待つ(S680, S690)。そして、PeriphAck=Lowが返つて来たら、S610へ戻つて次の出力データをデータラインにセットする処理を直ちに実行する。この間のS660～S690のシェークハンド方式がECPモード特

有のものである。

【0065】第4実施例のプリンタシステムは、第3実施例と同様に構成されるものであるが、特に、ストローブ信号線などの接続方法に特徴がある。その詳細は図12に示す通りであり、8ビットのデータを出力するデータバス337は書込用DMAコントローラ334及びラッチ339に入力されている。そして、ラッチ339からCPU331へとさらにデータバス337が接続されている。

【0066】また、ストローブ信号線であるHostC1kライン351は、単安定フリップフロップ352にて立ち下がり信号を検出されるように接続されている。そして、この単安定フリップフロップ352の出力は、HostAckライン353のインバータ354による反転信号と共にオア回路355に入力され、書込用DMAコントローラ334に入力されている。このオア回路355からの信号が書込用DMAコントローラ334に対する動作信号となり、この動作信号がLowレベルになったときにだけ書込用DMAコントローラ334が動作するようになっている。具体的には、HostC1kの立ち下がりのLow信号とHostAck=Highとが重なった場合にだけ書込用DMAコントローラ334が動作する。

【0067】単安定フリップフロップ352の出力は、さらに、1284Activeライン356のインバータ357による反転信号と共に第2のオア回路358に入力されている。そして、この第2のオア回路358の出力は、HostAckライン353の信号と共に第3のオア回路359に入力されている。第3のオア回路359の出力は、ラッチ339及びCPU331へ入力されている。

【0068】こちらの信号とCPU331の動作の関係についていと、1284Active=High、HostC1k=Low、HostAck=Lowの場合にだけ、CPU331及びラッチ339にLowの割り込み信号が入力されることになる。従って、CPU331は、1284Active=High、HostC1k=Low、HostAck=Lowの場合にだけ、データを受信してコマンド解釈を実行することになる。

【0069】ところで、最初に説明した様に、第4実施例では、ECPモードのフォワードフェーズにおいて、コマンドデータはHostAck=Lowで出力し、画像データはHostAck=Highで出力するようとしているので、上記構成の結果、書込用DMAコントローラ334は画像データのみを受信してRAM333へ書き込み、コマンドデータはRAM333へ書き込まれることなくCPU331によって解釈され、処理されることになる。

【0070】この結果、この第4実施例においても、書込用DMAコントローラ334により、1頁分の画像デ

ータが間にコマンドデータを残すことなくRAM333内に書き込まれた状態となる。以上説明した様に、各実施例では、少なくとも画像データをECPモードで送信するので、従来のセントロニクスモードによるのと比べて、はるかに速い速度でデータを転送することができ、DMAコントローラの効果をいかんなく発揮できる。しかも、いずれの実施例においても、印刷実行時にはRAMには1頁分の画像データが間にコマンドデータを介在することなく順番に並んでいるので、読み出用のDMAコントローラによって高速に処理することができる。この結果、ホストベースプリンタシステムの利点である高速印字をより顕著に達成することが可能となる。即ち、ホストベースプリンタシステムに特有の効果として画像データへの展開時間を必要とせず、ECPモード特有の効果としての高速転送を実現し、さらに、DMAコントローラによる高速受信を実現すると共に、コマンドデータと画像データを上手に区別して処理するので、これらの相乗効果として顕著に高速化を達成することができるものである。

【0071】以上本発明のいくつかの実施例について説明してきたが、本発明は何らこの実施例に限定されるものではなく、その要旨を逸脱しない範囲内で種々なる様に実施できることはもちろんである。例えば、信号ラインの使い方が異なるだけで、シェークハンド方式としては基本的に同様のEPPモードにおいて、上記実施例と同様の構成を採用して同様の効果を発揮させることはもちろんである。

【図面の簡単な説明】

【図1】第1実施例のホストベースプリンタシステムの概略構成図である。

【図2】第1実施例における印刷データの構造と送信方法を示す説明図である。

【図3】第1実施例におけるプリンタのコントロールユニットの構成を示すブロック図である。

【図4】第1実施例におけるプリンタ側CPUの受信制御の処理内容を示すフローチャートである。

【図5】第2実施例におけるプリンタのコントロールユニットの構成を示すブロック図である。

【図6】第2実施例におけるプリンタ側CPUの受信制御の処理内容を示すフローチャートである。

【図7】第3実施例における印刷データの送信方法を示す説明図である。

【図8】第3実施例におけるプリンタのコントロール

10

20

30

30

40

40

40

ユニットの構成を示すブロック図である。

【図9】第3実施例におけるプリンタ側CPUの受信制御の処理内容を示すフローチャートである。

【図10】第4実施例における印刷データの送信方法を示す説明図である。

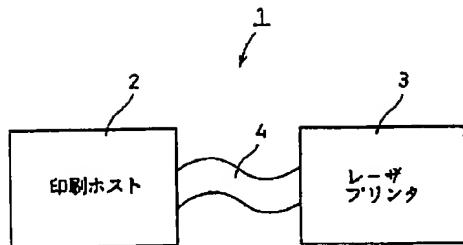
【図11】第4実施例におけるホスト側CPUの送信制御の処理内容を示すフローチャートである。

【図12】第4実施例におけるプリンタのコントロールユニットの構成を示すブロック図である。

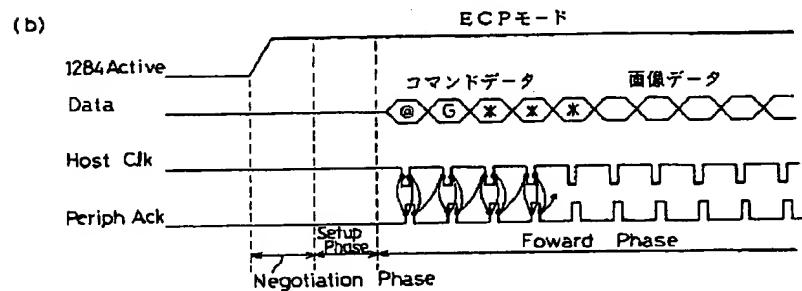
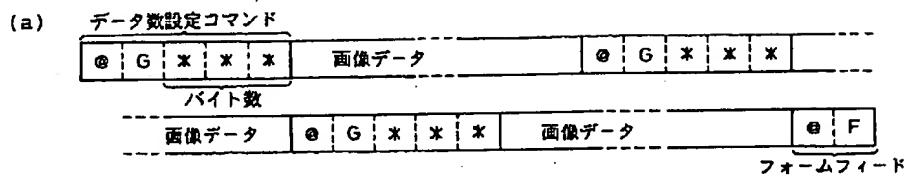
【符号の説明】

1 . . . プリンタシステム、 2 . . . 印刷ホスト、 3 . . . レーザプリンタ、 4 . . . セントロニクスケーブル、 31 . . . CPU、 32 . . . ROM、 33 . . . RAM、 34 . . . 書込み用DMAコントローラ、 35 . . . 読出用DMAコントローラ、 36 . . . 受信部、 37 . . . ライトポインタ管理部、 38 . . . リードポインタ管理部、 39 . . . デコーダ、 40 . . . ラインソフトバッファ、 41 . . . エンジン部、 42 . . . 第1のコンパレータ、 43 . . . リミットポインタ管理部、 44 . . . 第2のコンパレータ、 45 . . . オア回路、 46 . . . Ack発生部、 47 . . . インバータ、 131 . . . CPU、 132 . . . ROM、 133 . . . RAM、 134 . . . 書込み用DMAコントローラ、 135 . . . 読出用DMAコントローラ、 136 . . . 受信部、 137 . . . ライトポインタ管理部、 138 . . . リードポインタ管理部、 139 . . . デコーダ、 142 . . . 第1のコンパレータ、 146 . . . Ack発生部、 147 . . . インバータ、 151 . . . データ数カウンタ、 231 . . . CPU、 232 . . . ROM、 233 RAM、 234 . . . 書込み用DMAコントローラ、 235 . . . 読出用DMAコントローラ、 235a . . . デコーダ、 236 . . . ラインソフトバッファ、 237 . . . データバス、 238 . . . インタフェース、 239 . . . ラッチ、 241 . . . ストローブ信号線、 242 . . . その他の制御線、 331 . . . CPU、 332 . . . ROM、 333 . . . RAM、 334 . . . 書込み用DMAコントローラ、 337 . . . データバス、 339 . . . ラッチ、 351 . . . Host C1kライン、 352 . . . 単安定フリップフロップ、 353 . . . Host Ackライン、 354 . . . インバータ、 355 . . . 第1のオア回路、 356 . . . Activeライン、 357 . . . インバータ、 358 . . . 第2のオア回路、 359 . . . 第3のオア回路。

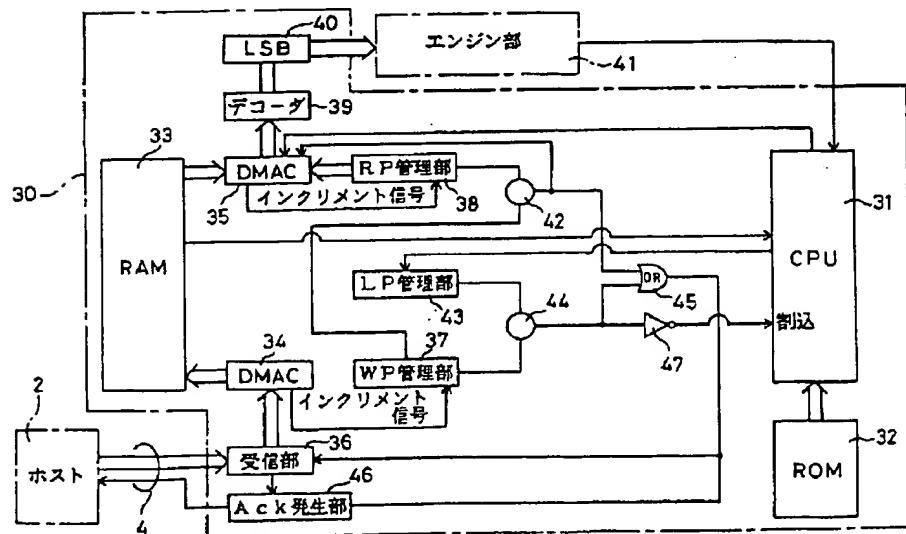
[図 1]



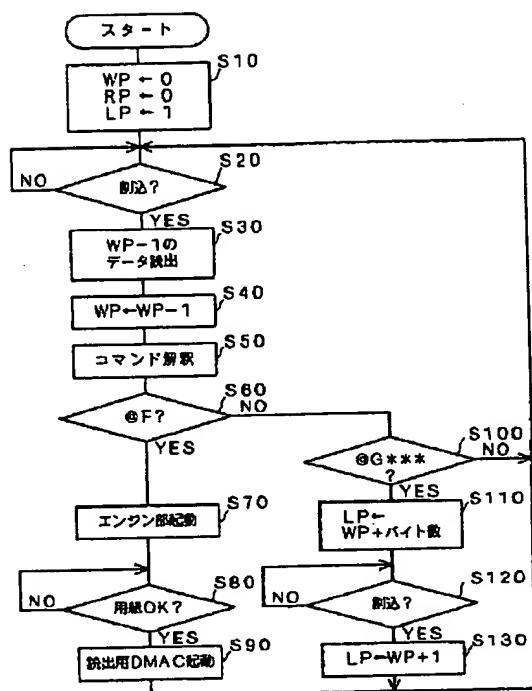
[図2]



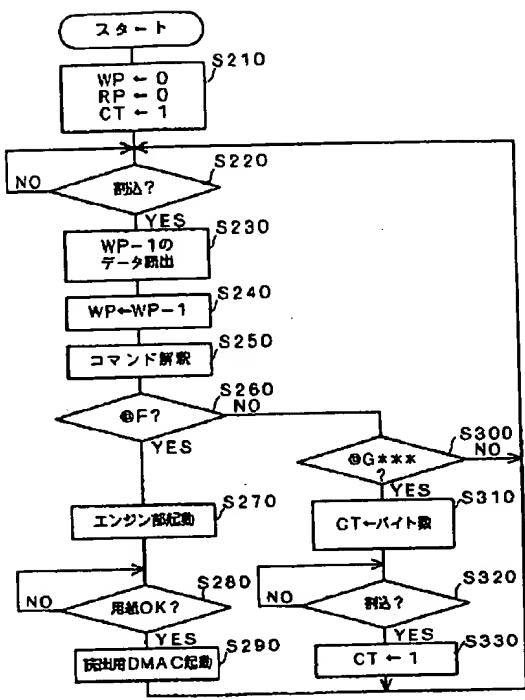
[図3]



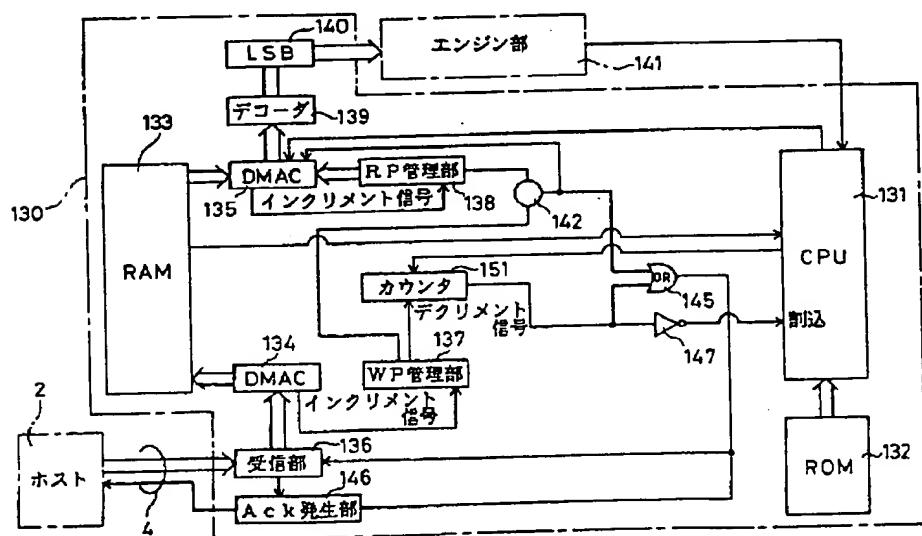
【図4】



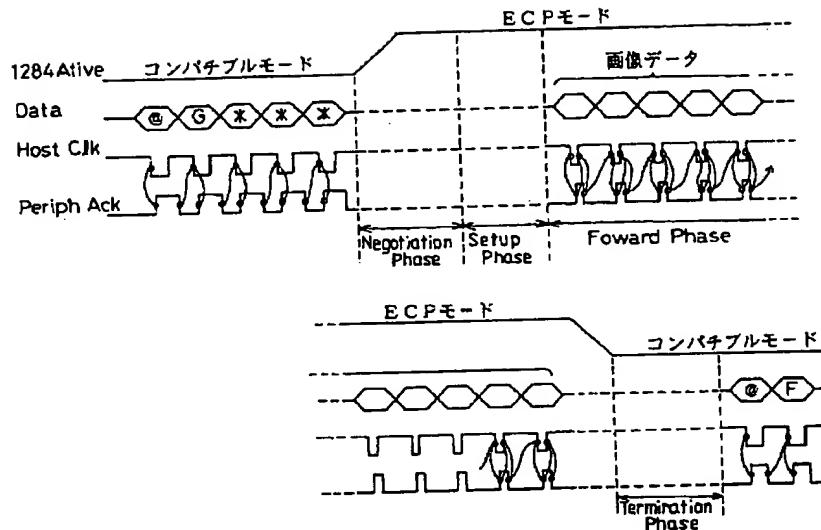
【図6】



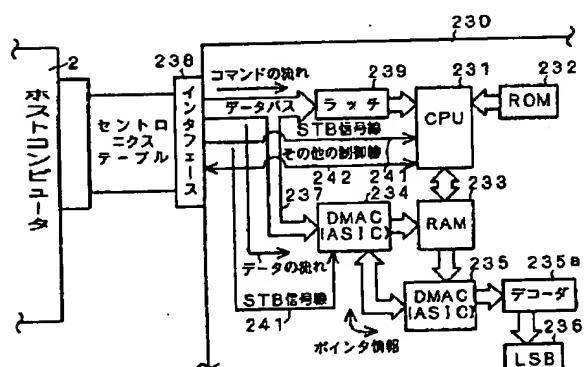
【図5】



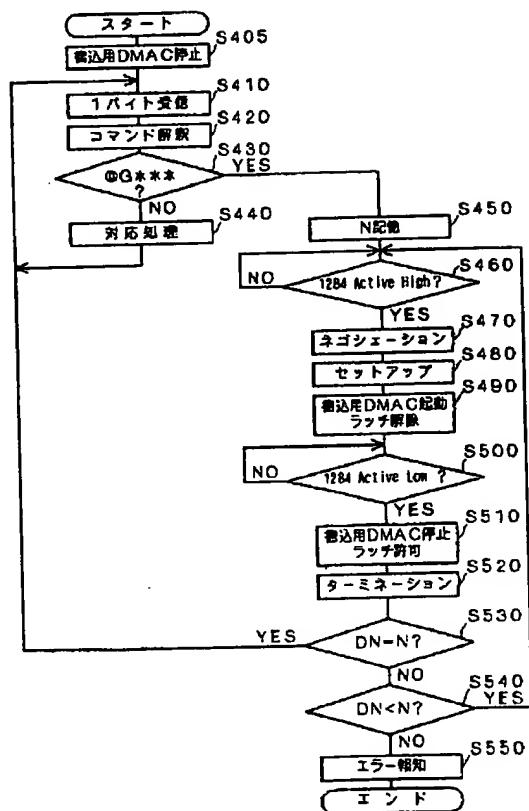
【図7】



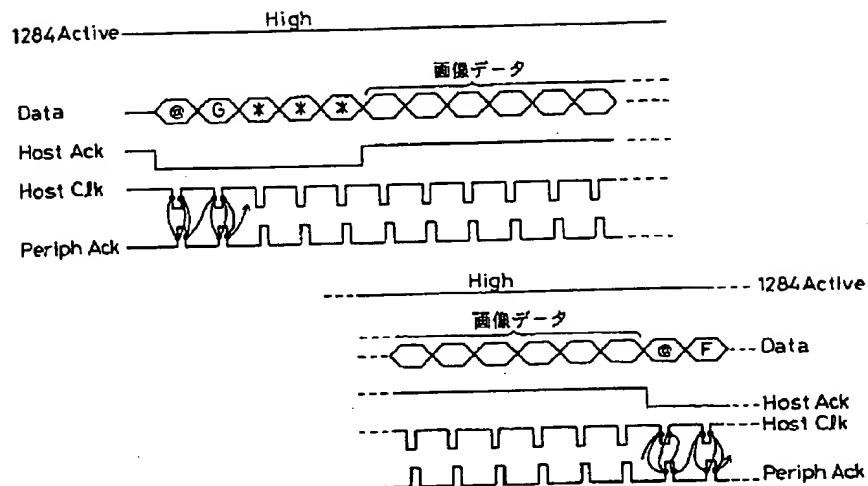
【図8】



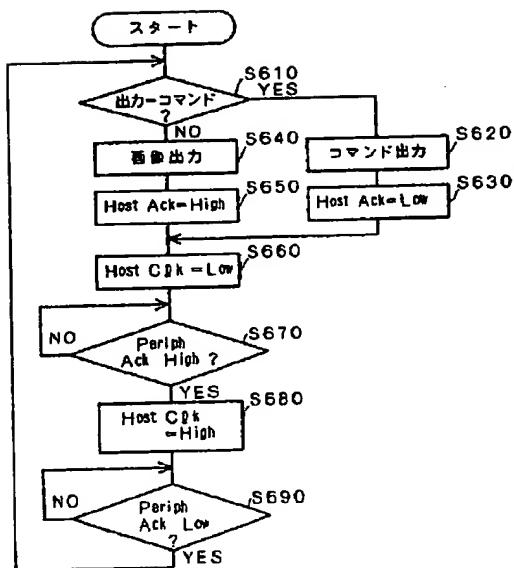
【図9】



【図10】



【図11】



【図12】

